

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ, ΠΟΛΙΤΙΣΜΟΥ, ΑΘΛΗΤΙΣΜΟΥ ΚΑΙ ΝΕΟΛΑΙΑΣ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2020

ΤΕΧΝΟΛΟΓΙΑ ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΘΕΩΡΗΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ

Μάθημα : Ψηφιακά Ηλεκτρονικά II (410)
Ημερομηνία : Δευτέρα, 15 Ιουνίου 2020
Ωρα εξέτασης : 08:00 – 10:30

Επιτρεπόμενη διάρκεια γραπτού 2,5 ώρες (150 λεπτά)

ΤΟ ΕΞΕΤΑΣΤΙΚΟ ΔΟΚΙΜΙΟ ΑΠΟΤΕΛΕΙΤΑΙ ΑΠΟ ΕΙΚΟΣΙ ΜΙΑ (21) ΣΕΛΙΔΕΣ ΚΑΙ ΤΡΙΑ (3) ΜΕΡΗ (Α΄, Β΄ ΚΑΙ Γ΄)

ΟΔΗΓΙΕΣ:

1. Να απαντήσετε σε όλες τις ερωτήσεις.
2. Οι ερωτήσεις να απαντηθούν στο εξεταστικό δοκίμιο.
3. Απαγορεύεται η χρήση διορθωτικού υγρού ή διορθωτικής ταινίας.
4. Τα σχεδιαγράμματα μπορούν να σχεδιαστούν με μολύβι.
5. Επιτρέπεται η χρήση μη προγραμματιζόμενης υπολογιστικής μηχανής.
6. Στο τέλος του εξεταστικού δοκιμίου δίνεται τυπολόγιο.

ΜΕΡΟΣ Α΄ - Το μέρος Α αποτελείται από δώδεκα (12) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με τέσσερις (4) μονάδες.

1. (α) Να ονομάσετε τον τύπο του τρανζίστορ, που χρησιμοποιείται στην κατασκευή της καθεμιάς από τις πιο κάτω λογικές οικογένειες.

CMOS:

TTL:

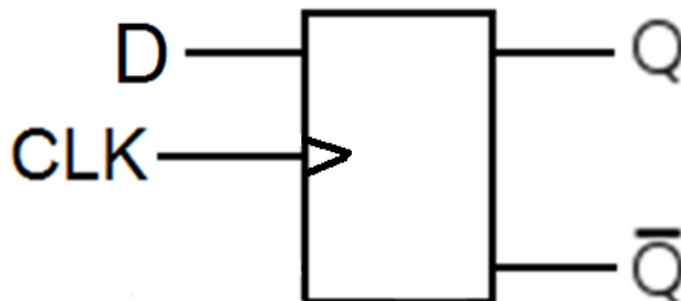
(β) Να αναφέρετε ποια από τις πιο πάνω δύο λογικές οικογένειες (CMOS, TTL), χρησιμοποιείται σε συσκευές που λειτουργούν με μπαταρίες. Να αιτιολογήσετε την απάντησή σας.

.....
.....
.....
.....

2. (α) Να αναφέρετε δύο εφαρμογές των Φλιπ Φλοπ.

.....
.....
.....

(β) Να μετατρέψετε το D Φλιπ Φλοπ του σχήματος 1 σε T Φλιπ Φλοπ.



Σχήμα 1

3. (α) Να δώσετε το ζυγό ψηφίο ισοτιμίας για τους κώδικες δεδομένων του Πίνακα 1.

ΚΩΔΙΚΕΣ ΔΕΔΟΜΕΝΩΝ	ΖΥΓΟ ΨΗΦΙΟ ΙΣΟΤΙΜΙΑΣ
1 0 1 0	
1 1 0 1 1 1	
1 0 1 0 1 0 1	
1 1 0 1 1 1 1 1	

Πίνακας 1

(β) Έναν κύκλωμα ελέγχου για μονό ψηφίο ισοτιμίας δέχεται τις πιο κάτω κωδικές λέξεις (Πίνακας 2). Να προσδιορίσετε ποιες λέξεις είναι σωστές και ποιες είναι λανθασμένες.

ΚΩΔΙΚΗ ΛΕΞΗ	ΣΩΣΤΟ / ΛΑΘΟΣ
1 0 1 1 0	
1 1 0 1 1 0	
1 0 0 0 1 0 0	
1 1 0 1 1 1 1 1	

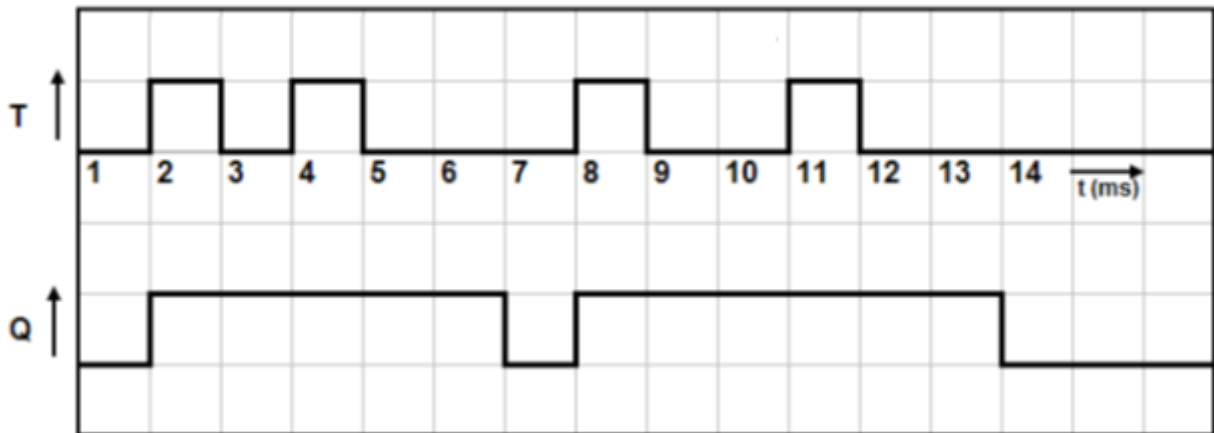
Πίνακας 2

4. Ο πιο κάτω πίνακας αληθείας αντιπροσωπεύει μια λογική συνάρτηση. Με τη χρήση λογικού συμβόλου πολυπλέκτη, να υλοποιήσετε το λογικό κύκλωμα που προκύπτει από τον πίνακα αληθείας.

S ₂	S ₁	S ₀	Y	D
0	0	0	1	D ₀
0	0	1	1	D ₁
0	1	0	0	D ₂
0	1	1	1	D ₃
1	0	0	0	D ₄
1	0	1	0	D ₅
1	1	0	0	D ₆
1	1	1	1	D ₇

Κύκλωμα με πολυπλέκτη

5. Στο σχήμα 2 δίνονται τα χρονικά διαγράμματα της εισόδου (T) και της εξόδου (Q) ενός μονοσταθί πολυδονητή, ο οποίος διεγείρεται στα θετικά μέτωπα των παλμών διέγερσης. Η σταθερή κατάσταση του μονοσταθί πολυδονητή είναι η λογική κατάσταση 0.



Σχήμα 2

- (α) Να υπολογίσετε τον χρόνο βολής του μονοσταθί πολυδονητή.

.....

- (β) Να αναφέρετε αν ο πιο πάνω μονοσταθί πολυδονητής είναι επαναδιεγυριόμενος ή μη επαναδιεγυριόμενος.

.....

6. (α) Να αναφέρετε δύο χαρακτηριστικά των απαριθμητών.

(1)

(2)

- (β) Να υπολογίσετε τον αριθμό των Φλιπ Φλοπ από τα οποία αποτελείται το κύκλωμα ενός απαριθμητής ο οποίος μετρά από το 0 μέχρι το 65.

.....

.....

.....

.....

7. (α) Να αναφέρετε δύο πλεονεκτήματα της λογικής οικογένειας CMOS έναντι της TTL.

(1)

.....

(2)

.....

(β) Να αναφέρετε δύο μειονεκτήματα της λογικής οικογένειας CMOS έναντι της TTL.

(1)

.....

(2)

.....

8. (α) Να δώσετε τον ορισμό του «καταχωρητή».

.....

.....

.....

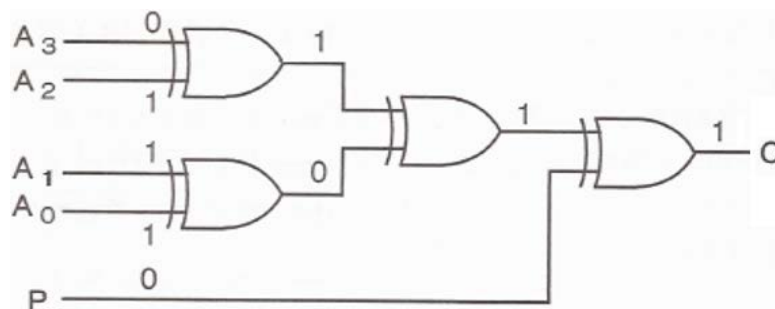
(β) Σε έναν καταχωρητή των 8-bit, βρίσκεται αποθηκευμένος ο αριθμός 00010101. Γίνεται ολίσθηση του αριθμού αυτού κατά δύο θέσεις προς τα αριστερά. Να υπολογίσετε τον δεκαδικό αριθμό που θα αποθηκευτεί στον καταχωρητή.

.....

.....

.....

9. Στο σχήμα 3 δίνεται το κύκλωμα ελέγχου μονού ψηφίου ισοτιμίας σε κώδικα των 5-bit, με την έξοδο C = 1 όταν δεν υπάρχει λάθος στον κώδικα.



Σχήμα 3

(α) Να γράψετε τη λογική εξίσωση της εξόδου του αντίστοιχου κυκλώματος ελέγχου ζυγού ψηφίου ισοτιμίας σε κώδικα 5-bit.

.....

(β) Να σχεδιάσετε το κύκλωμα ελέγχου ζυγού ψηφίου ισοτιμίας σε κώδικα 5-bit με την έξοδο $C = 1$ όταν δεν υπάρχει λάθος στον κώδικα.

10. (α) Να αναφέρετε δύο διαφορές μεταξύ των οθονών LED και LCD.

.....

.....

.....

.....

(β) Σε 7-τμηματική μονάδα ένδειξης παριστάνεται ο αριθμός 5.
Να υπολογίσετε τον κώδικα BCD που αντιστοιχεί στον αριθμό αυτό.

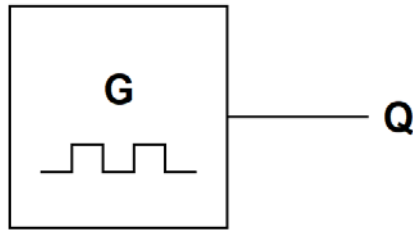
.....

(γ) Να υπολογίσετε τον μέγιστο αριθμό εξόδων ενός αποκωδικοποιητή, όταν ο αριθμός των bit στον κώδικα εισόδου του είναι 6.

.....

.....

11. Στο σχήμα 4 δίνεται το λογικό σύμβολο ενός ασταθή πολυδονητή.



Σχήμα 4

Οι παλμοί στην έξοδο (Q) του πολυδονητή, έχουν συχνότητα $f = 125 \text{ kHz}$ και ο κύκλος δράσης τους $d = 60\%$. Να υπολογίσετε τον χρόνο t_L , κατά τον οποίο το σήμα εξόδου βρίσκεται στο λογικό 0 (κατάσταση LOW).

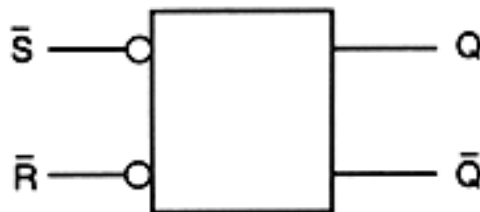
.....

.....

.....

.....

12. Στο σχήμα 5 δίνεται το λογικό σύμβολο ενός NAND Φλιπ Φλοπ. Να συμπληρώσετε τον πίνακα αληθείας του Φλιπ Φλοπ (Πίνακας 3).



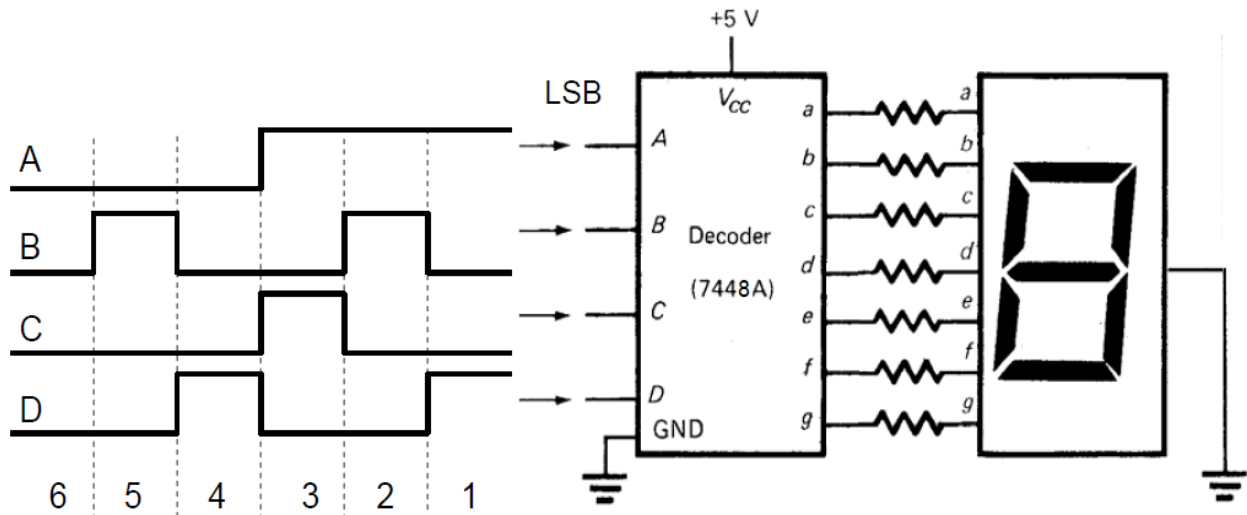
Σχήμα 5

Είσοδοι		Έξοδοι		
\bar{S}	\bar{R}	Q_{n+1}	\bar{Q}_{n+1}	Κατάσταση
0	0			
0	1			
1	0			
1	1			

Πίνακας 3

ΜΕΡΟΣ Β' - Το μέρος Β αποτελείται από τέσσερις (4) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με οκτώ (8) μονάδες.

13. Στο σχήμα 6 δίνεται το λογικό σύμβολο του μετατροπέα από τον κώδικα BCD σε 7 τμήματα, συνδεδεμένο σε μια 7-τμηματική μονάδα ένδειξης με LED και τα χρονικά διαγράμματα που εφαρμόζονται στις εισόδους του.



Σχήμα 6

(α) Να αναφέρετε τους αριθμούς με τη σειρά που θα εμφανιστούν στην 7-τμηματική μονάδα και τους τομείς (a, b, c, d, e, f, g) που θα ανάψουν για κάθε αριθμό.

<u>Αριθμός που θα εμφανιστεί</u>	<u>Τομείς (τμήματα) που θα ανάψουν για τον αριθμό</u>
(1) _____	_____
(2) _____	_____
(3) _____	_____
(4) _____	_____
(5) _____	_____
(6) _____	_____

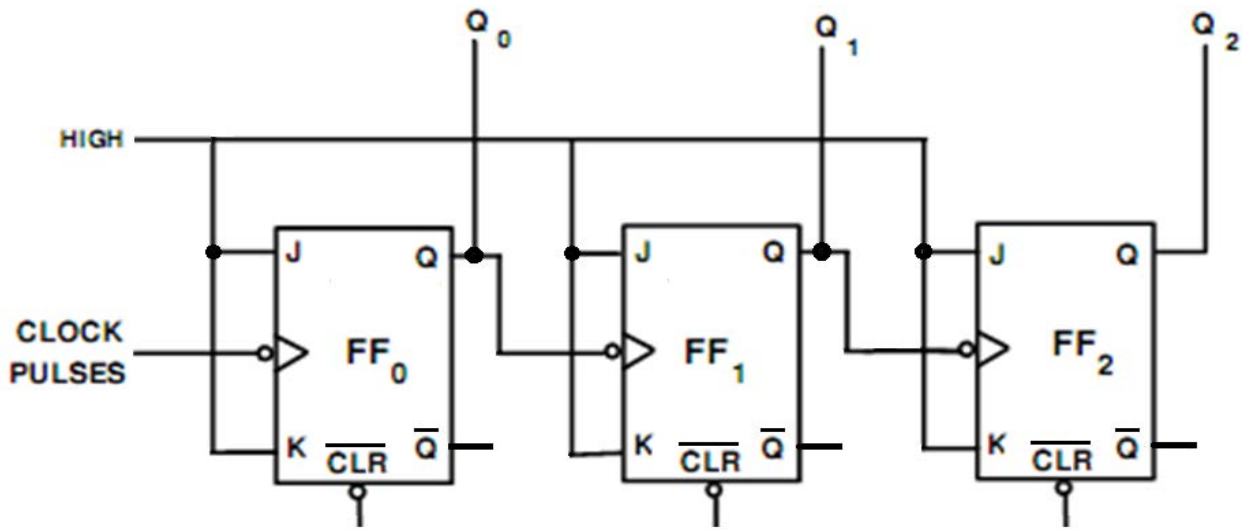
(β) Να ονομάσετε το είδος (τον τύπο) της 7-τμηματικής μονάδας ένδειξης που χρησιμοποιείται στον μετατροπέα του σχήματος 6.
Να αιτιολογήσετε την απάντησή σας.

.....

.....

.....

14. Στο σχήμα 7 δίνεται το κύκλωμα ασύγχρονου δυαδικού απαριθμητή.



Σχήμα 7

(α) Να αναφέρετε την κατεύθυνση μέτρησης του απαριθμητή.

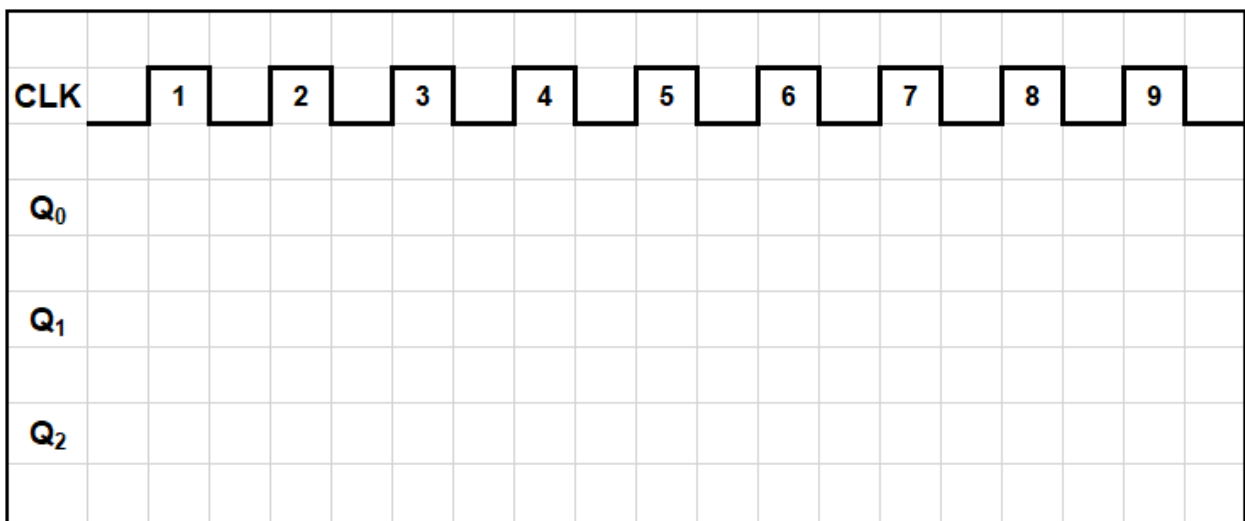
.....

(β) Να υπολογίσετε το μέγιστο μέτρο (max MOD) του απαριθμητή.

.....

(γ) Στο σχήμα 8 δίνεται το χρονικό διάγραμμα των ωρολογιακών παλμών (CLK) που εφαρμόζονται στο κύκλωμα του απαριθμητή 3-bit.

Να σχεδιάσετε τα αντίστοιχα χρονικά διαγράμματα των εξόδων (Q_0 , Q_1 , Q_2) των φλιπ φλοπ του απαριθμητή. Η αρχική κατάσταση του απαριθμητή είναι RESET.



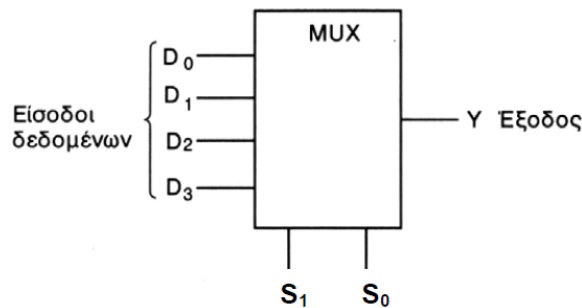
Σχήμα 8

(δ) Να μετατρέψετε το κύκλωμα του απαριθμητή του σχήματος 7 σε απαριθμητή με μέτρο 5 (MOD 5), με τη χρήση της κατάλληλης λογικής πύλης (να σχεδιάσετε το νέο κύκλωμα).

(ε) Η συχνότητα των ωρολογιακών παλμών σε έναν απαριθμητή με μέτρο 5 είναι 1 MHz. Να υπολογίσετε τη συχνότητα των παλμών στην έξοδο του Φλιπ Φλοπ που δίνει το περισσότερο σημαντικό ψηφίο (MSB).

.....

15. Στο σχήμα 9 δίνεται το λογικό σύμβολο του πολυπλέκτη τεσσάρων γραμμών σε μία.



Σχήμα 9

(α) Να συμπληρώσετε τον πίνακα αληθείας (Πίνακας 4) του πιο πάνω πολυπλέκτη.

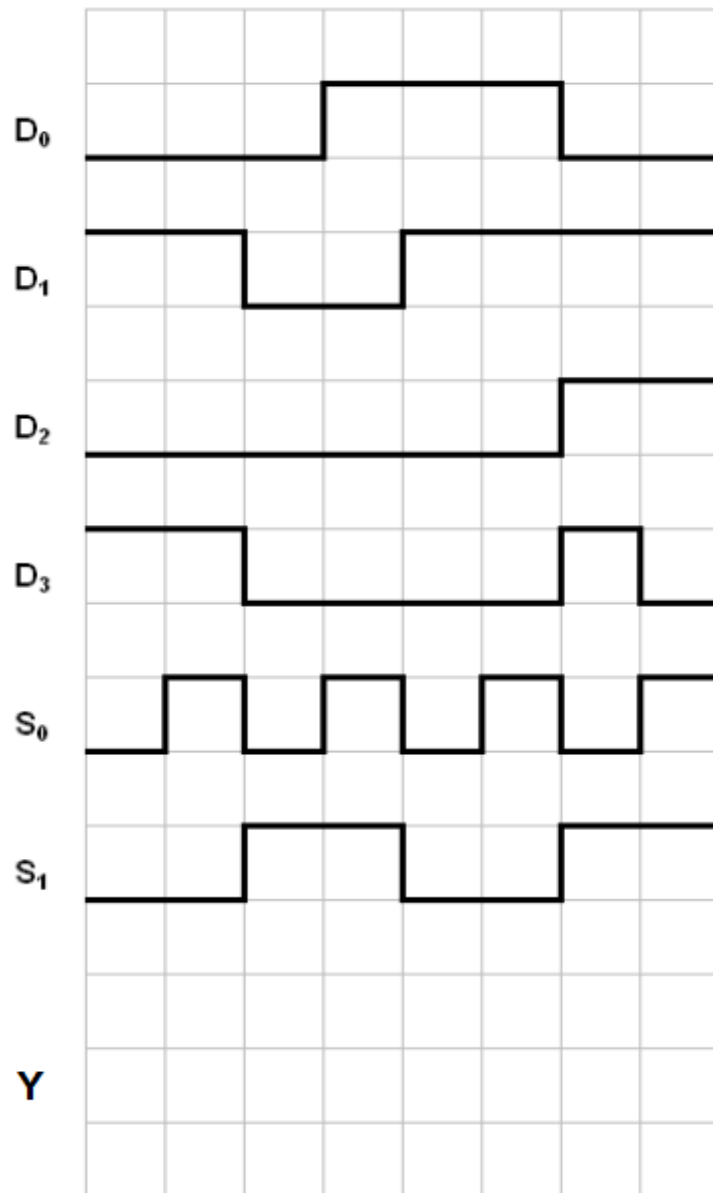
Είσοδοι		Έξοδοι
S ₁	S ₀	Y

Πίνακας 4

(β) Να δώσετε τη λογική εξίσωση της εξόδου Y του πιο πάνω πολυπλέκτη.

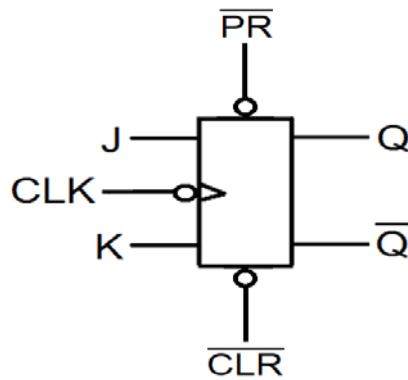
$Y = \dots\dots\dots$

(γ) Στο σχήμα 10 δίνονται τα χρονικά διαγράμματα των εισόδων του πολυπλέκτη του σχήματος 9. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Y .



Σχήμα 10

16. Στο σχήμα 11 δίνεται το λογικό σύμβολο ενός JK Φλιπ Φλοπ.



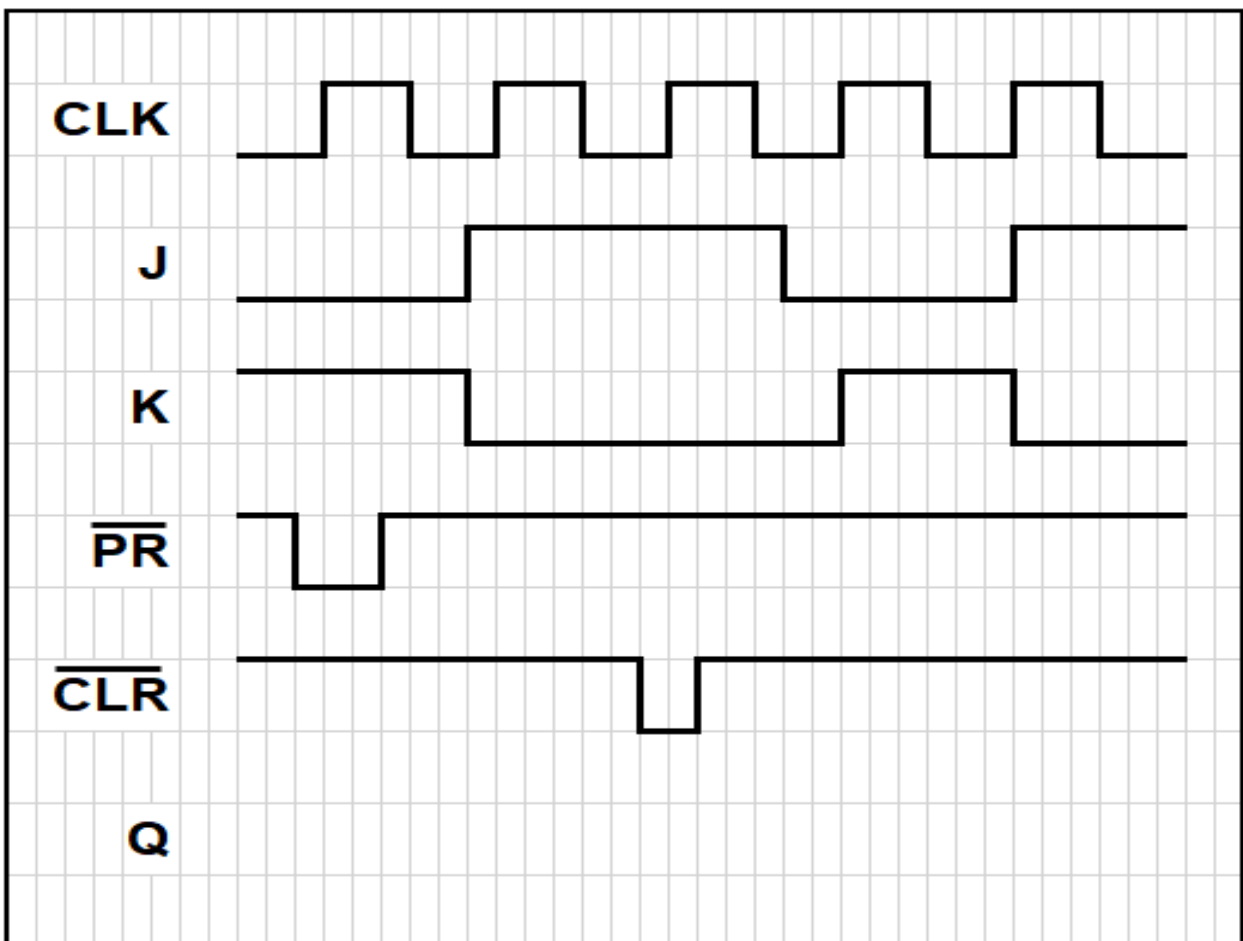
Σχήμα 11

(α) Να αναφέρετε ποιες από τις εισόδους του πιο πάνω Φλιπ Φλοπ είναι ασύγχρονες.

.....

(β) Στο σχήμα 12 δίνονται τα χρονικά διαγράμματα των εισόδων του JK Φλιπ Φλοπ του σχήματος 11.

Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου (Q) του JK Φλιπ Φλοπ. Αρχικά το Φλιπ Φλοπ βρίσκεται στην κατάσταση RESET.



Σχήμα 12

(γ) Να σχεδιάσετε έναν ασύγχρονο SR Φλιπ Φλοπ χρησιμοποιώντας δύο πύλες NOR.

(δ) Κύκλωμα διαιρέτη συχνότητας χρησιμοποιείται για να μειώσει τη συχνότητα από 1 MHz σε 62,5 kHz.

Να υπολογίσετε τον αριθμό των Φλιπ Φλοπ από τα οποία αποτελείται ο εν λόγω διαιρέτης.

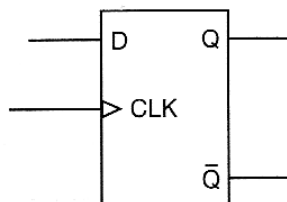
.....

.....

.....

ΜΕΡΟΣ Γ΄ - Το μέρος Γ αποτελείται από δύο (2) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με δέκα (10) μονάδες.

17. (α) Με τη χρήση του D Φλιπ Φλοπ του σχήματος 13, να σχεδιάσετε το λογικό κύκλωμα καταχωρητή 4-bit παράλληλης εισόδου και παράλληλης εξόδου.

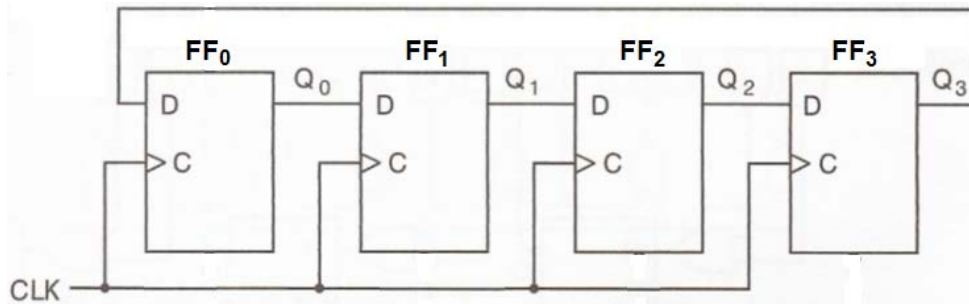


Σχήμα 13

(β) Να υπολογίσετε πόσοι ωρολογιακοί παλμοί απαιτούνται για να αποθηκευτεί μια πληροφορία των 4-bit στον καταχωρητή που σχεδιάσατε στην ερώτηση 17(α) πιο πάνω.

.....

(γ) Δίνεται το κύκλωμα του σχήματος 14 στο οποίο υπάρχει καταχωρημένη η κωδική λέξη 0100.



Σχήμα 14

Να δώσετε την ακριβή ονομασία του κυκλώματος.

.....

(δ) Να τροποποιήσετε το κύκλωμα του σχήματος 14, ώστε να μετατραπεί σε κύκλωμα απαριθμητή Τζόνσον (να σχεδιάσετε το τροποποιημένο κύκλωμα).

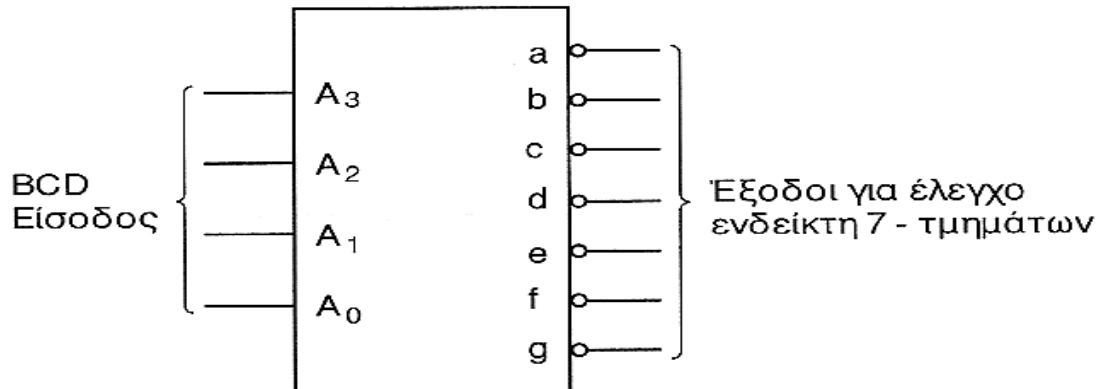
(ε) Να υπολογίσετε τη συχνότητα των ωρολογιακών παλμών CLK που εφαρμόζονται στην είσοδο των Φλιπ Φλοπ του κυκλώματος απαριθμητή Τζόνσον, όταν η συχνότητα των παλμών εξόδου του κυκλώματος είναι 125 kHz.

.....

.....

.....

18. (α) Στο σχήμα 15 δίνεται το λογικό σύμβολο αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει τον ενδείκτη 7-τμημάτων. Να γράψετε τη λογική κατάσταση των εξόδων του αποκωδικοποιητή, όταν οι είσοδοί του είναι $A_3A_2A_1A_0 = 0011$.



Σχήμα 15

a = **b** = **c** = **d** =
e = **f** = **g** =

- (β) Στο σχήμα 16 δίνεται το λογικό σύμβολο αποκωδικοποιητή 2-bit σε 4 γραμμές.



Σχήμα 16

Να συμπληρώσετε τον πίνακα αληθείας (Πίνακας 5) του πιο πάνω αποκωδικοποιητή.

Είσοδοι		Έξοδοι			
A_1	A_0	Y_3	Y_2	Y_1	Y_0

Πίνακας 5

(γ) Να γράψετε τις λογικές εξισώσεις των τεσσάρων εξόδων του αποκωδικοποιητή της ερώτησης 18(β).

$Y_0 =$

$Y_1 =$

$Y_2 =$

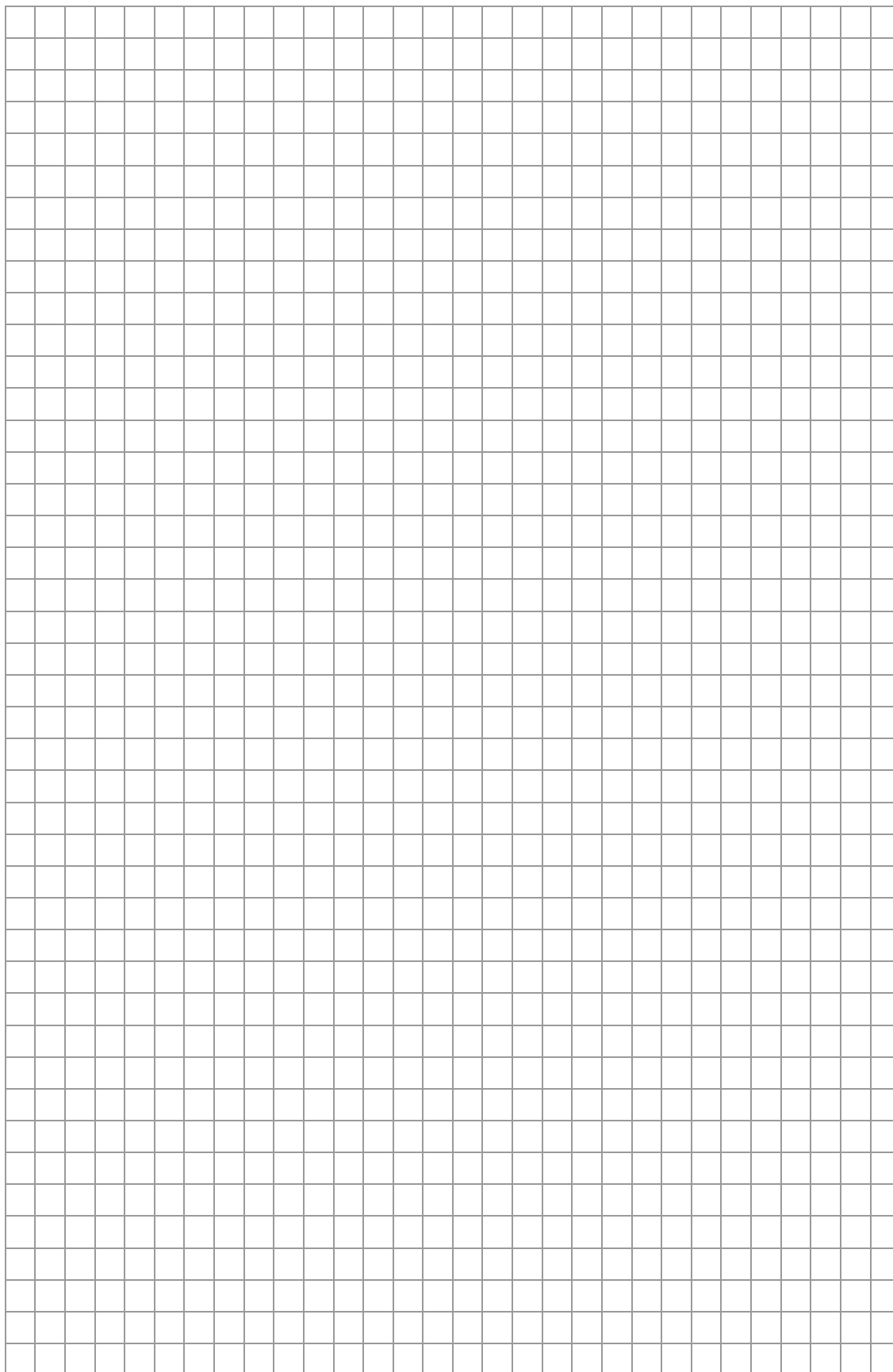
$Y_3 =$

(δ) Να σχεδιάσετε το λογικό κύκλωμα του αποκωδικοποιητή της ερώτησης 18(β).

----- ΤΕΛΟΣ ΕΞΕΤΑΣΗΣ -----

ΠΡΟΧΕΙΡΟ

ΠΡΟΧΕΙΡΟ



ΤΥΠΟΛΟΓΙΟ ΓΙΑ ΤΟ ΜΑΘΗΜΑ «ΨΗΦΙΑΚΑ ΗΛΕΚΤΡΟΝΙΚΑ»	
ΑΛΓΕΒΡΑ ΤΟΥ ΜΠΟΥΛ (BOOLE)	
Αξίωμα της αντιμετάθεσης	$A + B = B + A$ $A \cdot B = B \cdot A$
Αξίωμα του προσεταιρισμού	$A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$ $A + B + C = (A + B) + C = A + (B + C)$
Αξίωμα του επιμερισμού	$A \cdot (B + C) = A \cdot B + A \cdot C$
Κανόνες της άλγεβρας Boole	$A + 0 = A$ $A + 1 = 1$ $A \cdot 0 = 0$ $A \cdot 1 = A$ $A + A = A$ $A + \bar{A} = 1$ $A \cdot A = A$ $A \cdot \bar{A} = 0$ $\bar{\bar{A}} = A$ $A + A \cdot B = A$ $A + \bar{A} \cdot B = A + B$ $(A + B) \cdot (A + C) = A + B \cdot C$
Θεώρημα Ντε Μόργαν (De Morgan)	$\overline{A + B} = \bar{A} \cdot \bar{B}$ $\overline{A \cdot B} = \bar{A} + \bar{B}$
ΠΟΛΥΔΟΝΗΤΕΣ	
Κύκλος Δράσης	$d = \frac{t_H}{T} \times 100\%$
ΑΠΑΡΙΘΜΗΤΕΣ	
Μέγιστο μέτρο απαριθμητή	$max\ MOD = 2^y$
Μέγιστη συχνότητα αρίθμησης ασύγχρονου απαριθμητή	$f_{max} = \frac{1}{vt_P}$
Συχνότητα παλμών στην έξοδο που δίνει το περισσότερο σημαντικό ψηφίο απαριθμητή με μέτρο N	$f = \frac{f_{CLK}}{N}$
ΚΑΤΑΧΩΡΗΤΕΣ	
Συχνότητα κυκλικού απαριθμητή	$f_Q = \frac{1}{N} f_{CLK}$
Συχνότητα απαριθμητή Τζόνσον (Johnson)	$f_Q = \frac{1}{2N} f_{CLK}$
ΛΟΓΙΚΕΣ ΠΥΛΕΣ	
Πύλη AND	$Y = A \cdot B$

Πύλη OR	$Y = A + B$
Πύλη NOT	$Y = \bar{A}$
Πύλη NAND	$Y = \overline{A \cdot B}$
Πύλη NOR	$Y = \overline{A + B}$
Πύλη EXCLUSIVE OR	$Y = A \oplus B$
Πύλη EXCLUSIVE NOR	$Y = \overline{A \oplus B}$
ΜΕΤΑΤΡΟΠΕΙΣ D/A	
Ανάλυση	$\frac{FS}{2^N - 1}$
Ανάλυση %	$\frac{1}{2^N - 1} 100\%$
Μετατροπέας D/A με σταθμισμένες αντιστάσεις και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{8R} (8D_3 + 4D_2 + 2D_1 + D_0)$
Μετατροπείς D/A με κλιμακωτό δίκτυο αντιστάσεων και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{2R} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0)$
	$U_{out} = \frac{U_{in}}{2} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0)$